

فصل چهارم

ترانزیستورهای اثر میدان

هدف کلی:

تحلیل عملی و نظری مدارهای تقویت کننده با ترانزیستور اثر میدان

هدف های رفتاری : در پایان این فصل از فراگیرنده انتظار می رود که :

۸- عملکرد ترانزیستور MOSFET تشکیل شونده با کانال N را شرح دهد.

۹- چگونگی حفاظت گیت را در MOSFET شرح دهد.

۱۰- مدار تقویت کننده درین مشترک را به طور عملی ببندد و عملکرد آن را تحلیل کند.

۱۱- یک مدار تقویت کننده سورس مشترک را به طور عملی ببندد و عملکرد آن را تحلیل کند.

۱۲- کلیه هدف های رفتاری درحیطه عاطفی که در فصل اول این کتاب به آنها اشاره شده است را در این فصل نیز رعایت کند .

۱- چگونگی کنترل جریان خروجی در ترانزیستورهای اثر میدان را شرح دهد.

۲- ساختمان داخلی یک ترانزیستور JFET را شرح دهد.


۳- اساس کار یک ترانزیستور JFET را شرح دهد.

۴- چگونگی بایاس کردن مدار درین مشترک را شرح دهد.

۵- مدار یک تقویت کننده سورس مشترک را رسم کرده و چگونگی بایاس کردن آن را شرح دهد .

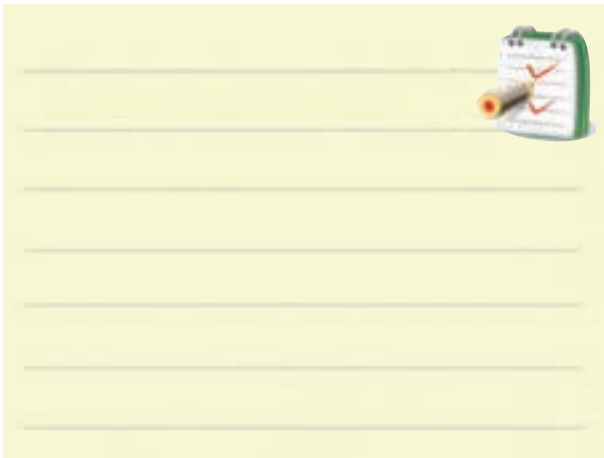
۶- چگونگی بایاس کردن مدار گیت مشترک را شرح دهد.

۷- مزایای ترانزیستور JFET نسبت به ترانزیستور معمولی (BJT) را شرح دهد.

		ساعت آموزش	توانایی شماره ۱۶
جمع	عملی	نظری	
۱۸	۸	۱۰	



۵- ساختمان یک ترانزیستور MOSFET از نوع تشکیل شونده با کانال P را رسم کنید و طرز کار آن را توضیح دهید.



۶- مقدار جریان درین در JFET با کانال N بستگی به مقاومت نیمه هادی نوع دارد.

الف) N ب) P

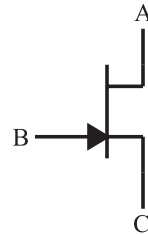
۷- مزایای ترانزیستور JFET نسبت به ترانزیستور معمولی BJT کدام است؟

- الف) ساختمان ساده تر
- ب) مقاومت ورودی خیلی زیاد
- ج) نویزپذیری کم تر
- د) همه موارد

۸- در این نوع ترانزیستور، عامل کنترل جریان خروجی ولتاژ ورودی است.

الف) ترانزیستور معمولی
ب) ترانزیستور FET

۱- در ترانزیستور شکل زیر نام پایه (A)، (B)، (C) کدام است؟

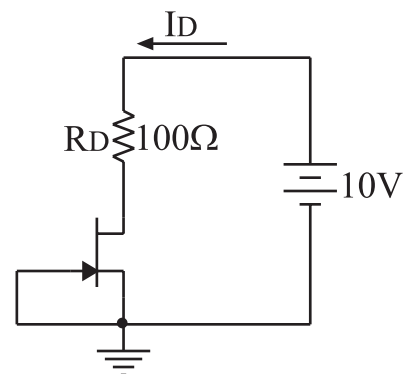


- الف) درین ، سورس ، گیت
- ب) سورس ، درین ، گیت
- ج) درین ، گیت ، سورس
- د) گیت ، سورس ، درین

۲- در یک تقویت کننده سورس مشترک ، سیگنال ورودی به پایه داده می شود و سیگنال خروجی از پایه دریافت می شود.

- الف) درین ، گیت
- ب) گیت ، درین
- ج) سورس ، گیت
- د) گیت ، سورس

۳- در شکل زیر ، اگر مقاومت 100Ω به 150Ω تغییر یابد ، I_D چه تغییری می کند؟



- الف) زیاد می شود
- ب) کم می شود
- ج) تغییر نمی کند
- د) قابل پیش بینی نیست

۴- یک ترانزیستور اثر میدان می تواند تغییرات را در یک مدار به تغییرات در مدار دیگر تبدیل کند.

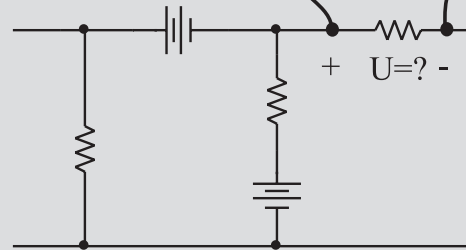
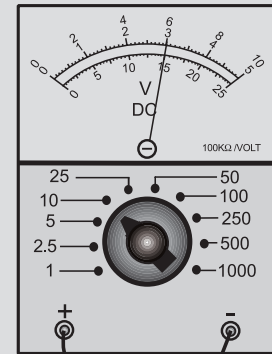
- الف) ولتاژ - ولتاژ
- ب) ولتاژ - جریان
- ج) جریان - ولتاژ
- د) مورد الف و ب



نکات ایمنی فصل (۴)

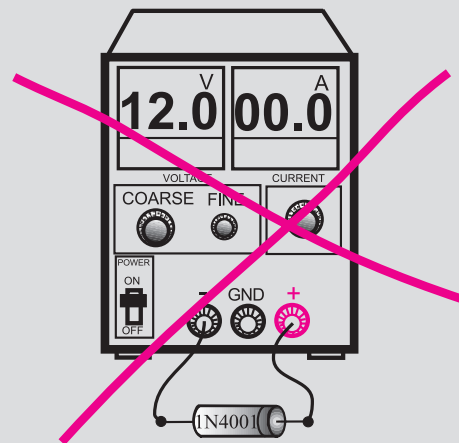
۱- هنگام اندازه گیری ولتاژ ، ولت متر را به دو نقطه مورد

نظر به صورت موازی ببندید.



۲- هیچ وقت یک قطعه نیمه هادی مانند دیود را با منبع

تغذیه به صورت موازی نبندید.

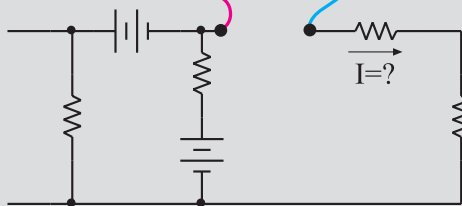
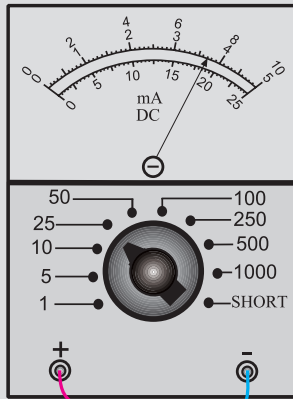


۳- قبل از اتصال مدار به منبع تغذیه ، ابتدا ولتاژ خروجی

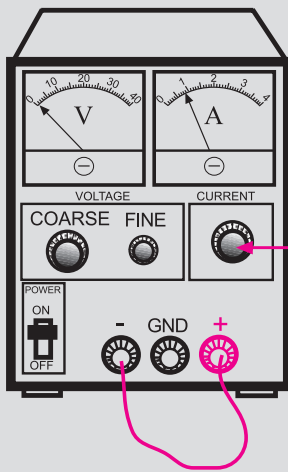
را صفر کنید .

۴- هنگام اندازه گیری جریان در مدار ، آمپرمتر را با مدار

به صورت سری ببندید.



۵- اگر منبع تغذیه که با آن کار می کنید دارای ولوم محدود کننده جریان است ، در آزمایش های این فصل جریان خروجی را روی ۱۰۰ mA تنظیم کنید . برای این کار ابتدا ولتاژ خروجی را روی صفر بگذارید سپس دو سر خروجی را اتصال کوتاه کنید . ولتاژ خروجی را کمی زیاد کنید تا جریان از ۱۰۰ mA تجاوز کند . با استفاده از ولوم Current limit جریان خروجی را روی ۱۰۰ mA تنظیم کنید .

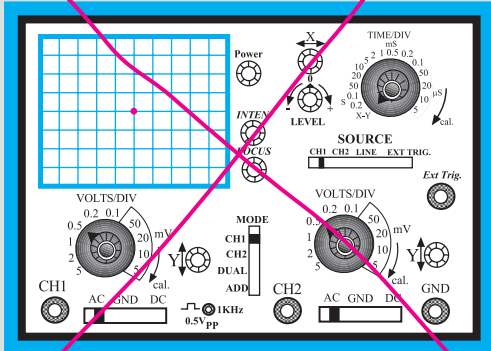


با این ولوم جریان خروجی را روی ۱۰۰ میلی آمپر تنظیم کنید

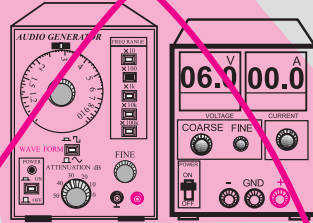
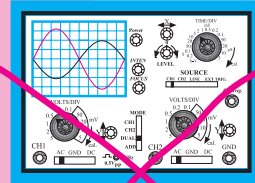
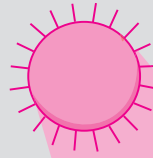
۶- اسیلوسکوپ یا منبع تغذیه را در مجاورت وسایل

گرمایا یا زیر نور آفتاب قرار ندهید.

۸- در اسیلوسکوپ کلید $Y-X$ را برای کارهای معمولی هرگز فعال نکنید. زیرا در این حالت اشعه به صورت یک نقطه نورانی روی صفحه حساس ظاهر می شود و پوشش ماده فسفرسانس داخلی را در نقطه ای که تاییده شده است می سوزاند. در این حالت آن نقطه برای همیشه روی صفحه حساس به صورت یک لکه سیاه دیده می شود.

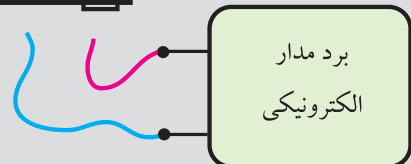
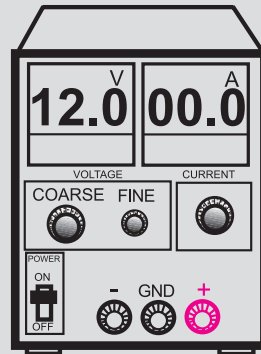


هرگز اسیلوسکوپ را در حالت $X-Y$ قرار ندهید



۷- قبل از وصل منبع تغذیه به مدارهای الکترونیکی ، ابتدا منبع تغذیه را روشن کنید و ولتاژ خروجی آن را تنظیم کنید و سپس مدار را به منبع تغذیه وصل کنید.

۹- هنگام تعویض حوزه کار کلیدها و ولوم های موجود در اسیلوسکوپ خیلی با احتیاط عمل کنید زیرا این کلیدها خیلی حساس هستند و زود خراب می شوند .
۱۰- هنگام حمل و نقل دستگاه های اندازه گیری مراقب باشید که به دستگاه ضربه وارد نشود.

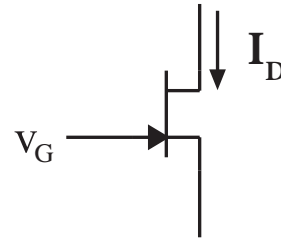


ابتدا منبع تغذیه را روشن کنید و به کمک ولوم COARSE ولتاژ خروجی را تنظیم کنید سپس مدار را به آن اتصال دهید

۴-۱ ترانزیستور با اثر میدان یا

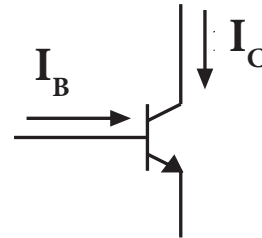
(Field Effect Transistor) FET

ترانزیستورهای با اثر میدان، ترانزیستورهایی هستند که عامل کنترل جریان خروجی در آن‌ها، ولتاژ ورودی است. به عبارت دیگر، هنگامی که ولتاژ ورودی را تغییر می‌دهیم، تقریباً جریانی از ورودی عبور نمی‌کند، شکل ۴-۱.



شکل ۴-۱ در ترانزیستور FET جریان I_D به وسیله ولتاژ V_G کنترل می‌شود

در ترانزیستورهای معمولی، جریان ورودی، جریان خروجی را کنترل می‌کند. یعنی هنگامی که ولتاژ ورودی را تغییر می‌دهیم، جریان ورودی تغییر می‌کند و باعث تغییر جریان خروجی می‌شود، شکل ۴-۲.



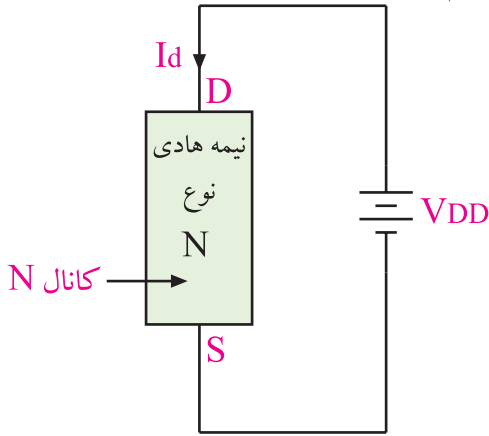
شکل ۴-۲ در یک ترانزیستور معمولی جریان I_C به وسیله جریان I_B کنترل می‌شود

در ترانزیستورهای FET می‌توان تغییرات ولتاژ نسبتاً کم را به تغییرات نسبتاً زیاد جریان تبدیل کرد. ترانزیستورهای FET به دو دسته JFET و MOSFET تقسیم بندی می‌شوند.

۴-۱-۱ ترانزیستور JFET با کانال N: اگر به دو

سریک قطعه نیمه هادی نوع N، مانند شکل ۴-۳ ولتاژ DC

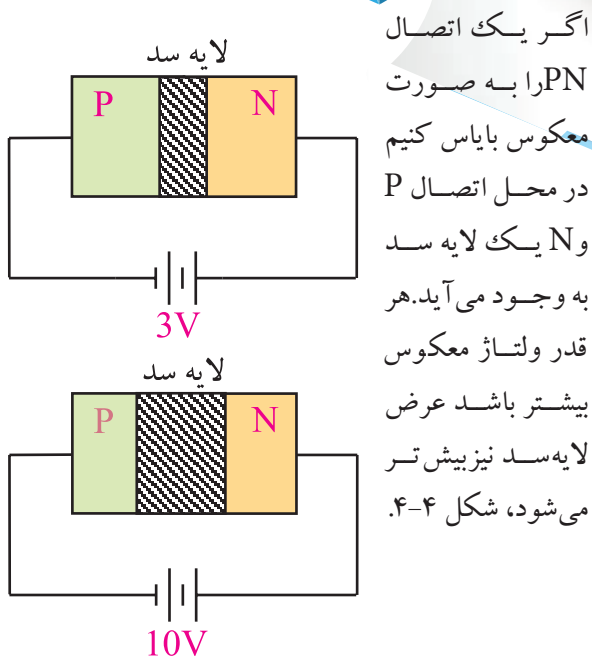
وصل کنیم، جریانی از مدار عبور می‌کند که آن را I_D می‌نامیم.



شکل ۴-۳ عبور جریان I_D از میله نوع N

مقدار I_D بستگی به مقاومت نیمه هادی نوع N دارد. پایه‌ای (الکترودی) که قطب مثبت منبع ولتاژ به آن وصل است را **D (Drain)** و پایه‌ای که قطب منفی به آن وصل است را **S (Source)** یا منبع الکترون‌ها می‌نامند. نیمه هادی نوع N را که از آن جریان I_D عبور می‌کند **کانال** می‌گویند. در این شکل چون نیمه هادی، نوع N است به آن کانال نوع N گفته می‌شود.

یادآوری



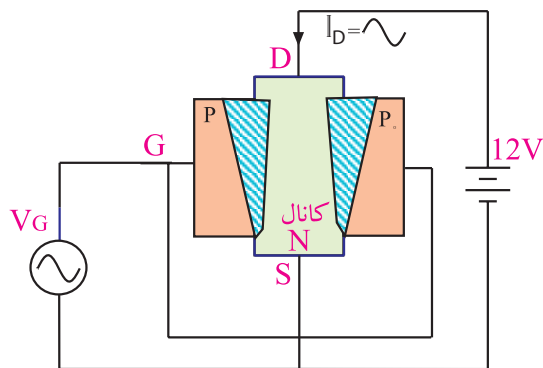
اگر یک اتصال PN را به صورت معکوس بایاس کنیم در محل اتصال P و N یک لایه سد به وجود می‌آید. هر قدر ولتاژ معکوس بیشتر باشد عرض لایه سد نیز بیش‌تر می‌شود، شکل ۴-۴.

شکل ۴-۴ تغییر لایه در اثر ولتاژ DC

اگر ولتاژ معکوس دائماً تغییر کند، عرض لایه سد نیز دائماً تغییر می کند.

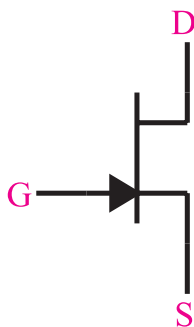
این لایه سد باعث می شود که مقاومت اهمی کانال N زیاد شود یا به طور کلی تغییر کند. در اثر این پدیده I_D نیز کم می شود یا تغییر می کند. هر قدر V_G بیشتر باشد عرض لایه سد بیشتر می شود و مقاومت کانال را افزایش می دهد و جریان I_D را کم می کند.

بنابراین با تغییرات V_G ، عرض لایه سد تغییر می کند و مقاومت کانال را تغییر می دهد. در این شرایط جریان I_D نیز متناسب با تغییرات V_G تغییر می کند، شکل ۴-۷.



شکل ۴-۷ تغییر عرض لایه سد با تغییر V_G

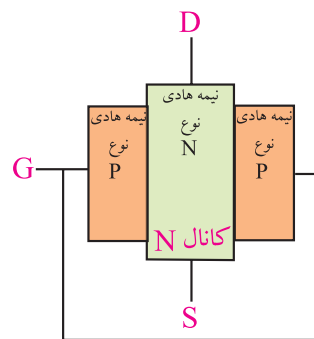
ترانزیستور JFET می تواند تغییرات کم ولتاژ گیت یعنی V_G نسبت به سورس را تبدیل به تغییرات نسبتاً زیاد I_D کند. ترانزیستور JFET با کانال N را با علامت قراردادی شکل ۴-۸ نشان می دهند.



شکل ۴-۸ علامت قراردادی ترانزیستور JFET با کانال N

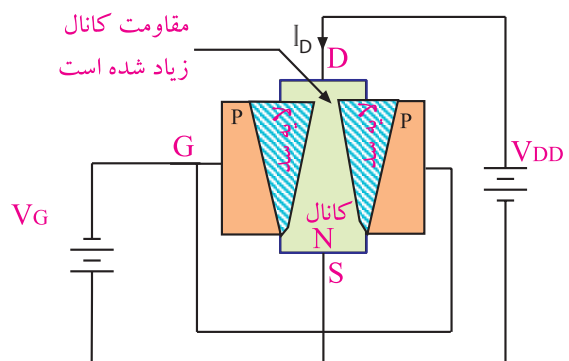
در ترانزیستورهای JFET می توان به جای نیمه هادی نوع N به عنوان کانال، از نیمه هادی نوع P استفاده کرد، شکل ۴-۹.

اگر در اطراف و نیز وسط میله نیمه هادی نوع N (کانال N) یک نیمه هادی نوع P نفوذ دهیم، یک اتصال PN در اطراف میله کانال N ایجاد می شود. دو طرف نیمه هادی نوع P که در میله N نفوذ داده ایم را به هم اتصال می دهیم و آن پایه را، دروازه یا گیت (GATE) می نامیم و با حرف G نشان می دهیم. مجموعه به دست آمده، ساختمان داخلی ترانزیستور JFET است که تصویر آن را در شکل ۴-۵ مشاهده می کنید.



شکل ۴-۵ ساختمان داخلی ترانزیستور JFET

اگر درین (D) و سورس (S) را به منبع ولتاژ DC وصل کنیم، جریانی از کانال N عبور می کند. اگر اتصال PN (بین گیت و سورس) را به صورت معکوس بایاس کنیم، یک لایه سد) در اطراف اتصال PN به وجود می آید، شکل ۴-۶.



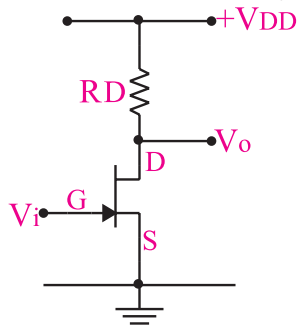
شکل ۴-۶ ایجاد یک لایه سد در اطراف اتصال PN

۴-۱-۲ مدارهای تقویت کننده با ترانزیستور JFET

برای JFET نیز مانند ترانزیستور معمولی، بسته به این که کدام پایه بین ورودی و خروجی مشترک باشد، سه نوع مدار تقویت کننده در نظر گرفته می شود.

الف: مدار سورس مشترک (common source) CS

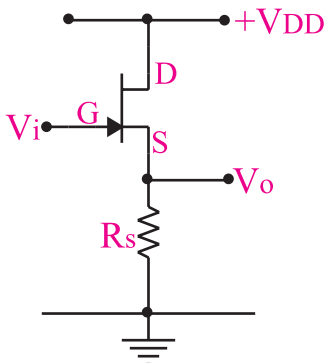
در این تقویت کننده، سورس بین ورودی و خروجی مشترک است. ولتاژ ورودی را به گیت می دهیم و ولتاژ خروجی را از پایه درین دریافت می کنیم. در شکل ۴-۱۱ مدار ساده این تقویت کننده نشان داده شده است.



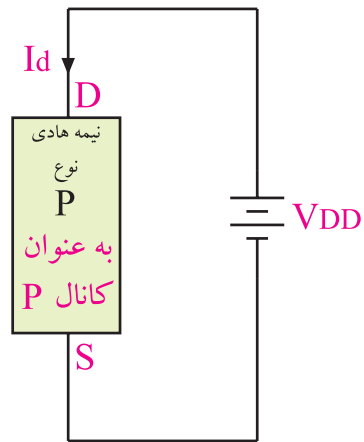
شکل ۴-۱۱ تقویت کننده سورس مشترک

ب: مدار درین مشترک (common Drain) CD

در این تقویت کننده، درین بین ورودی و خروجی مشترک است. ولتاژ ورودی را به گیت می دهیم و ولتاژ خروجی را از پایه سورس دریافت می کنیم. در شکل ۴-۱۲ مدار ساده این تقویت کننده را مشاهده می کنید. توجه داشته باشید که از نظر سیگنال متناوب AC پایه های زمین مشترک و V_{DD} به هم متصل هستند.

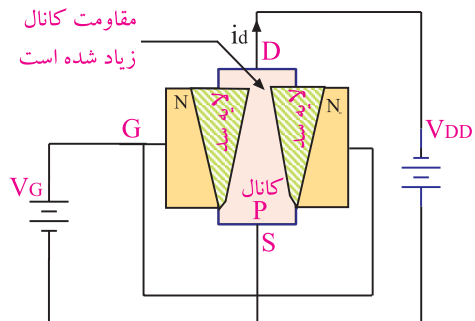


شکل ۴-۱۲ تقویت کننده درین مشترک

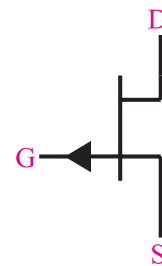


شکل ۴-۹ ترانزیستور JFET با کانال P

اگر اطراف میله نیمه هادی نوع P، که به عنوان کانال نوع P به کار رفته است را نیمه هادی نوع N نفوذ دهیم، ترانزیستور JFET با کانال P ساخته می شود. در این ترانزیستور قطب های ولتاژ گیت را طوری انتخاب می کنیم که اتصال PN به صورت معکوس بایاس شود. در این حالت تغییرات V_G باعث تغییرات I_D می شود. علامت قراردادی این ترانزیستور در شکل ۴-۱۰ نشان داده شده است.



الف) ساختمان داخلی ترانزیستور JFET با کانال P

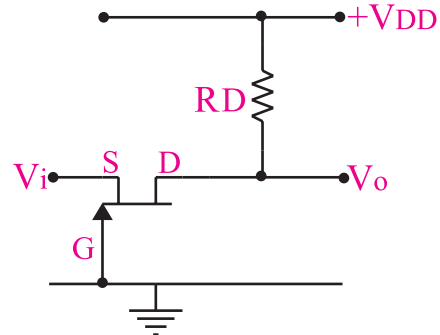


ب) علامت قراردادی ترانزیستور JFET با کانال P

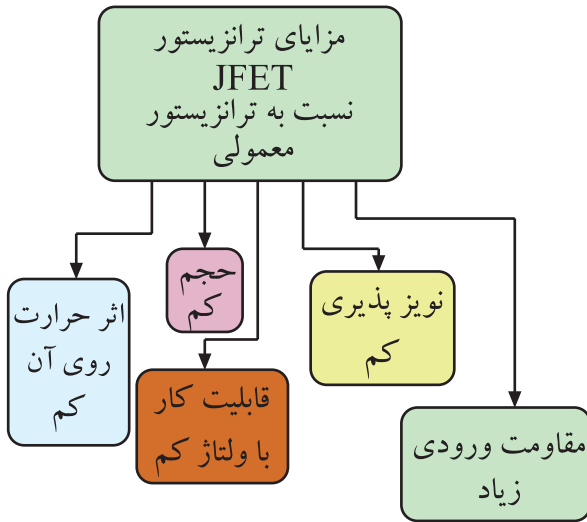
شکل ۴-۱۰ ساختمان داخلی و علامت قراردادی ترانزیستور JFET با کانال P

ج: گیت مشترک (common Gate) CG

در این تقویت کننده، گیت بین ورودی و خروجی مشترک است و ولتاژ ورودی را به پایه سورس می دهیم و سیگنال خروجی را از پایه درین دریافت می کنیم. این مدار خیلی کم مورد استفاده قرار می گیرد. در شکل ۱۳-۴ مدار این نوع تقویت کننده نشان داده شده است.



شکل ۱۳-۴ تقویت کننده گیت مشترک



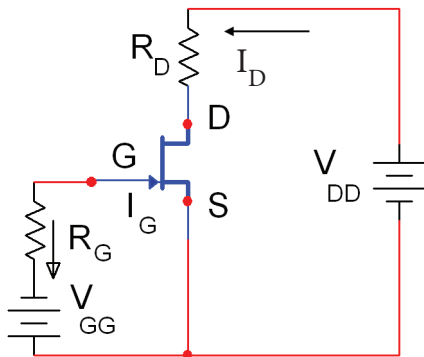
شکل ۱۴-۴ مزایای ترانزیستور JFET نسبت به ترانزیستور معمولی

۴-۱-۴ انواع روش های تغذیه ترانزیستور

JFET: مشابه ترانزیستور BJT، ترانزیستور JFET را نیز می توان با روش های مختلف با ولتاژ DC تغذیه کرد.

الف: تغذیه با دو منبع مستقل یا بایاس ثابت

در این روش با استفاده از دو منبع تغذیه مستقل مانند شکل ۱۵-۴ درین سورس و گیت سورس را بایاس می کنند.



شکل ۱۵-۴ تغذیه ثابت

باتری V_{DD} برای بایاس درین سورس به کار می رود و باتری V_{GG} گیت سورس را در بایاس مخالف قرار می دهد. در این مدار به علت ناچیز بودن جریان گیت می توان از آن صرف نظر کرد. در حلقه ورودی داریم:

$$+V_{GG} + V_{GS} = 0$$

$$V_{GS} = -V_{GG}$$

۳-۱-۴ مزایای ترانزیستور JFET نسبت

به ترانزیستور معمولی (BJT): بعضی از مزایای ترانزیستور JFET نسبت به ترانزیستور BJT به شرح زیر است:

الف: ساختمان ترانزیستور FET ساده تر است و حجم

کم تری را اشغال می کند.

ب: مقاومت ورودی ترانزیستور FET نسبت به

ترانزیستور معمولی خیلی بیشتر است.

ج: میزان نویز پذیری FET خیلی کم تر از ترانزیستور

معمولی است.

د: میزان وابستگی به حرارت FET خیلی کم تر از

ترانزیستور معمولی است.

ه: FET با ولتاژهای خیلی کم نیز به راحتی کار

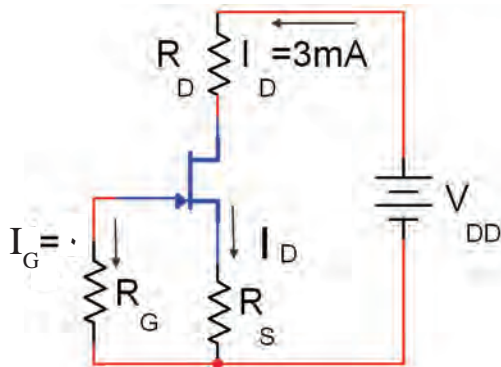
می کند.

$$V_{GS} + R_S I_D = 0$$

$$V_{GS} = -R_S I_D$$

همان طور که مشاهده می شود افت پتانسیل دو سر R_S یعنی $R_S I_D$ پتانسیل V_{GS} را تامین می کند.

مثال ۲: در شکل ۴-۱۸، اگر $I_D = 3\text{mA}$ و $R_S = 50\ \Omega$ باشد، ولتاژ V_{GS} را محاسبه کنید.



شکل ۴-۱۸

حل: با نوشتن معادله KVL در حلقه ورودی داریم:

$$V_{GS} + R_S I_D = 0$$

$$V_{GS} = -R_S I_D$$

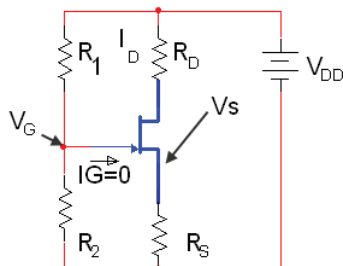
به جای R_S و I_D مقدار عددی را قرار می دهیم:

$$V_{GS} = -(50\ \Omega)(3\text{mA}) = -150\text{mV}$$

$$V_{GS} = -150\text{mV}$$

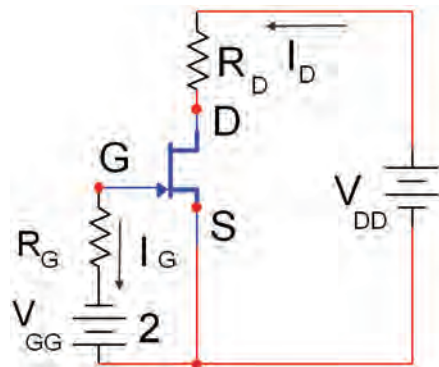
ت: بایاس با روش تقسیم کننده ولتاژ مقاومتی

در شکل ۴-۱۹ مدار بایاس JFET با کانال N با روش تقسیم ولتاژ مقاومتی نشان داده شده است.



شکل ۴-۱۹ مدار بایاس با روش تقسیم کننده ولتاژ مقاومتی

مثال ۱: اگر در شکل ۴-۱۶، V_{GG} برابر ۲ ولت باشد، ولتاژ V_{GS} را محاسبه کنید.



شکل ۴-۱۶

حل:

با نوشتن KVL در حلقه ورودی داریم:

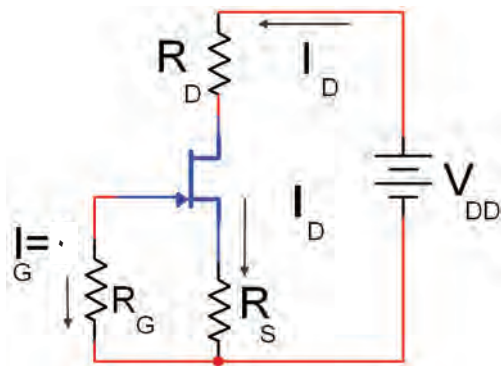
$$V_{GG} - R_G I_G + V_{GS} = 0$$

$$V_{GG} - R_G(0) + V_{GS} = 0$$

$$V_{GS} = -V_{GG} = -2\text{ (V)}$$

ب: بایاس سرخود یا Self Bias

در شکل ۴-۱۷ مدار تامین بایاس سرخود یا self bias برای یک ترانزیستور JFET با کانال N نشان داده شده است. باتری V_{DD} برای تامین بایاس درین سورس و گیت سورس استفاده شده است.



شکل ۴-۱۷ مدار بایاس سرخود

چون $I_G = 0$ می توان با نوشتن معادله KVL در حلقه ورودی ولتاژ V_{GS} را محاسبه کرد.

$$V_G = \frac{V_{DD}R_2}{R_1 + R_2} = \frac{10 \times 200}{800 + 200}$$

$$V_G = \frac{2000}{1000} = 2 \quad \text{ولت}$$

V_S را از رابطه $R_S I_D$ تعیین می‌کنیم:

$$V_S = R_S I_D = (1)(3) = 3V$$

مقدار V_{GS} را از تفاضل V_G و V_S محاسبه می‌کنیم

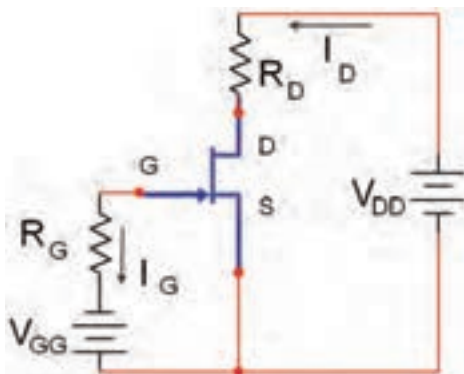
$$V_{GS} = V_G - V_S$$

$$V_{GS} = 2 - 3 = -1 \quad \text{ولت}$$

$$\Rightarrow V_{GS} = -1V$$

تمرین کلاسی ۱: اگر در شکل ۴-۲۱ مقدار

ولتاژ V_{GG} برابر ۴ ولت باشد ولتاژ V_{GS} را محاسبه کنید.



شکل ۴-۲۱

مقاومت های R_1 و R_2 به مقاومت های تقسیم کننده ولتاژ معروف هستند. با توجه به ناچیز بودن جریان گیت، ($I_G = 0$) ولتاژ V_{DD} بین دو مقاومت R_1 و R_2 تقسیم می‌شود. ولتاژ V_G همان ولتاژ دوسر مقاومت R_2 است که با استفاده از معادله زیر می‌توان مقدار آن را محاسبه کرد:

$$V_G = \frac{V_{DD}R_2}{R_1 + R_2}$$

با توجه به مقادیر R_S ، I_D ، مقدار V_S محاسبه می‌شود:

$$V_S = R_S I_D$$

با نوشتن معادله KVL در حلقه گیت سورس داریم:

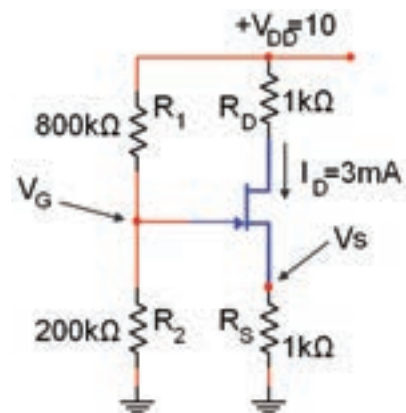
$$-V_G + V_{GS} + V_S = 0$$

$$-V_G + V_{GS} + R_S I_D = 0$$

$$V_{GS} = V_G - R_S I_D$$

می‌دانیم V_{GS} باید منفی باشد تا گیت سورس JFET با کانال N را در بایاس مخالف قرار دهد. برای این منظور باید $V_G < R_S I_D$ باشد.

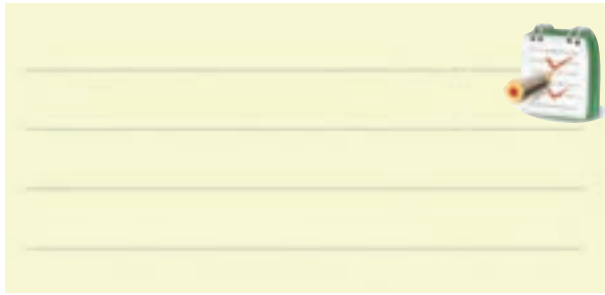
مثال ۳: در مدار شکل ۴-۲۰ مقادیر V_{GS} و V_S را محاسبه کنید.



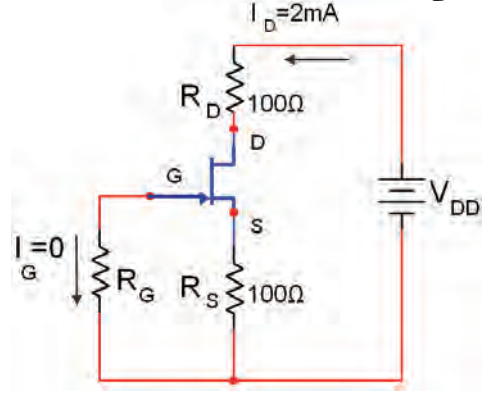
شکل ۴-۲۰

حل: V_G را از تقسیم ولتاژ V_{DD} بین دو مقاومت

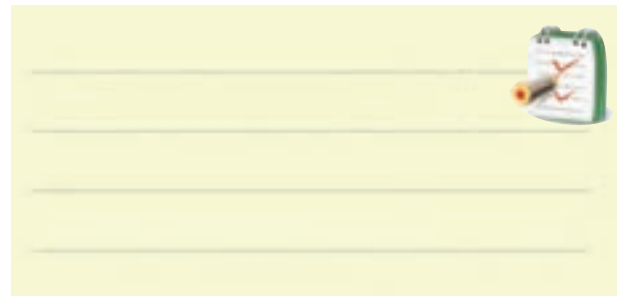
R_1 و R_2 به دست می‌آوریم:



تمرین کلاسی ۲: در شکل ۴-۲۲ اگر $I_D = 2\text{mA}$ و $R_S = 100\ \Omega$ باشد ولتاژ V_{GS} را محاسبه کنید.



شکل ۴-۲۲



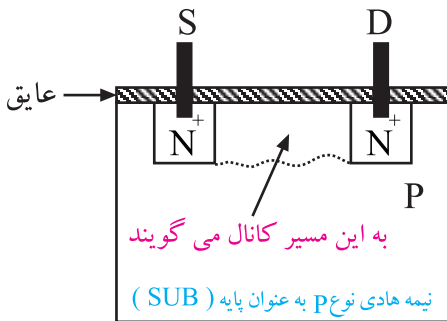
۴-۱-۵ ترانزیستور MOSFET

Metal oxide Semiconductor Field Effect Transistor

ترانزیستور MOSFET در دو نوع تشکیل شونده و تهی شونده با کانال N و P ساخته می شود. در این قسمت فقط ساختمان داخلی MOSFET با کانال تشکیل شونده و تهی شونده نوع N را مورد بررسی قرار می دهیم.

الف: ترانزیستور MOSFET با کانال تشکیل شونده

نوع N: این ترانزیستور از یک قطعه نیمه هادی نوع P به عنوان پایه (Substrate) تشکیل می شود. در دو نقطه از این پایه، دو حفره با نیمه هادی نوع N و ناخالصی زیاد (N^+) ایجاد می کنند، شکل ۴-۲۴. روی حفره ها و پایه با یک لایه عایق پوشانده می شود.



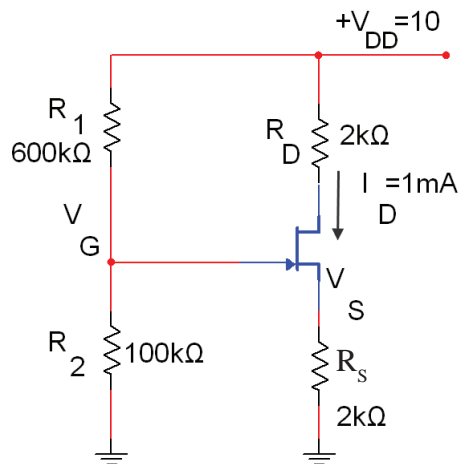
شکل ۴-۲۴ ساختمان ترانزیستور MOSFET با کانال تشکیل دهنده N

از هر حفره یک پایه بیرون می آید. یکی از این پایه ها درین (D) و دیگری سورس (S) نامیده می شود. اگر بین درین و سورس یک منبع ولتاژ وصل کنیم جریانی از مدار عبور نخواهد کرد.

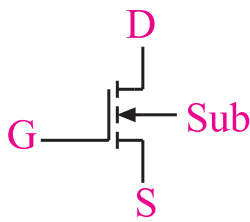
حال اگر یک پایه فلزی را روی عایق وصل کنیم، یک

تمرین کلاسی ۳: در شکل ۴-۲۳ مقادیر V_G و V_S

را محاسبه کنید.



شکل ۴-۲۳



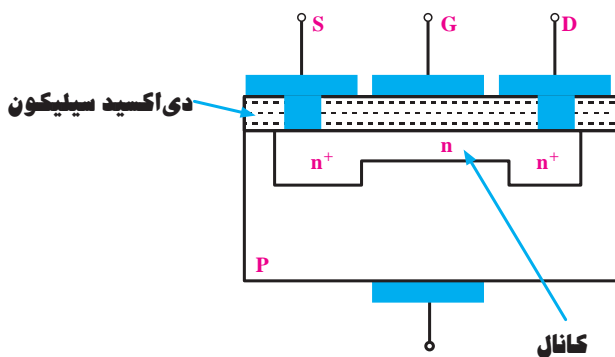
شکل ۲۷-۴ علامت قراردادی ترانزیستور MOSFET با کانال N



بنابراین در این نوع ترانزیستور نیز تغییرات ولتاژ گیت منجر به تغییر جریان عبوری از درین و سورس (I_{DS}) خواهد شد.

ب : MOSFET با کانال تهی شونده (تخلیه‌ای) نوع N:

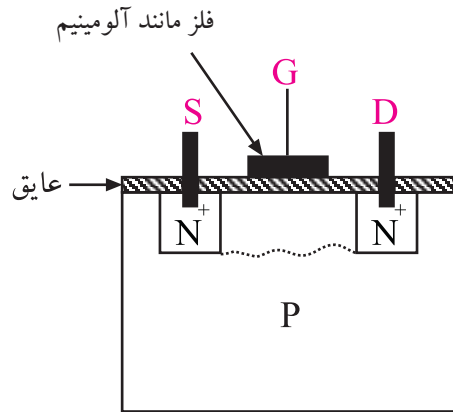
این ترانزیستور از یک قطعه نیمه هادی نوع P با ناخالصی کم (مقاومت زیاد) به عنوان کریستال پایه تشکیل شده است. درون این قطعه، دو ناحیه نوع N را با ناخالصی زیاد (N^+) ایجاد می‌کنند. این دو ناحیه را با ناحیه ای از نوع N با ناخالصی کم به هم وصل می‌کنند. کریستال N متصل شده بین دو ناحیه را، کانال می‌نامند. شکل ۲۸-۴ ساختمان MOSFET و ناحیه‌های (N^+) و کانال بین آن‌ها را نشان می‌دهد.



شکل ۲۸-۴- ساختمان داخلی MOSFET

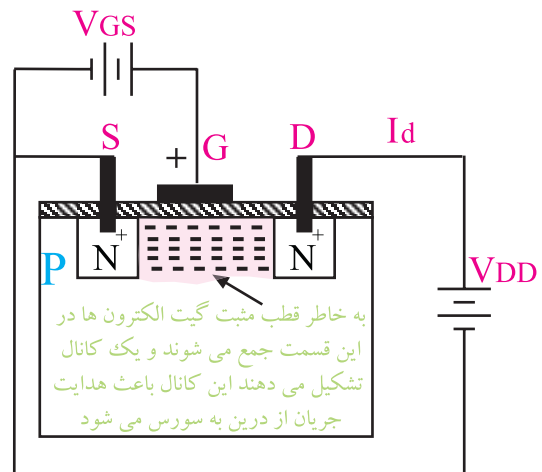
از طرفین کانال، اتصال‌های درین و سورس خارج شده‌اند. روی کانال ناحیه نازکی از یک ماده عایق پوشیده شده است و صفحه ای فلزی روی آن قرار دارد که گیت

ترانزیستور MOSFET از نوع کانال تشکیل شونده N ساخته می‌شود، شکل ۲۵-۴.



شکل ۲۵-۴ ساختمان داخلی ترانزیستور MOSFET با کانال تشکیل شونده N

اگر بین درین (D) و سورس (S) یک منبع ولتاژ DC وصل کنیم، جریانی از مدار عبور نمی‌کند. حال اگر به گیت یک ولتاژ مثبت اتصال دهیم، گیت الکترون‌های موجود در نیمه هادی P را به سمت خود جذب می‌کند و کانال N را به وجود می‌آورد. این کانال باعث عبور جریان از D به S می‌شود، شکل ۲۶-۴. در این شرایط تغییر ولتاژ گیت، مقاومت کانال تشکیل شده را تغییر می‌دهد و بر جریان بین درین و سورس (I_{DS}) اثر می‌گذارد.



شکل ۲۶-۴ ساختمان داخلی ترانزیستور MOSFET با کانال N و تغذیه گیت

نماد ترانزیستور MOSFET از نوع تشکیل شونده با

کانال N به صورت شکل ۲۷-۴ است .

۴-۱-۶ کاربرد MOSFET

ترانزیستورهای MOSFET در الکترونیک، کاربرد فراوان دارد. در زیر چند نمونه از کاربردهای MOSFET بیان شده است:

■ از ترکیب NMOSFET ها و PMOSFET ها، ترانزیستورهای CMOSFET ها ساخته می شوند که در مدارهای دیجیتالی کاربرد دارند.

■ استفاده از ترانزیستورهای MOSFET به عنوان تقویت کننده ی قدرت.

■ استفاده از ترانزیستورهای MOSFET به عنوان سوئیچ قدرت.

■ استفاده از ترانزیستورهای MOSFET با دو گیت به عنوان مدار میکسر یا مخلوط کننده.

۴-۱-۷ حفاظت گیت در ترانزیستور MOSFET

به علت ضخامت بسیار کم لایه ی عایق در ترانزیستورهای MOSFET، این آی سی ها در برابر بار الکترواستاتیک حساس هستند و در اثر تماس دست آسیب می بینند.

در این شرایط لازم است هنگام کار با این آی سی ها، از دست بند مخصوص اتصال زمین استفاده شود.

اگر آی سی حفاظت شده باشد، معمولاً در DATA SHEET آن ذکر می شود. برای حفاظت و محدود کردن ولتاژ ورودی، در این نوع آی سی ها از دیود زبر استفاده می کنند. یادآوری می شود که استفاده از دیود زبر موجب کاهش مقاومت ورودی می شود.

۴-۲ آزمایش شماره ۱

بررسی عملکرد ترانزیستور JFET

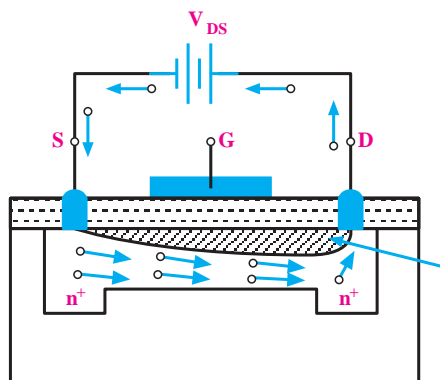
زمان اجرا: ۲ ساعت آموزشی

۴-۲-۱ هدف آزمایش:

بررسی عملکرد ترانزیستور JFET و نحوه تبدیل تغییرات ولتاژ V_{GS} در یک مدار به تغییرات جریان I_D .

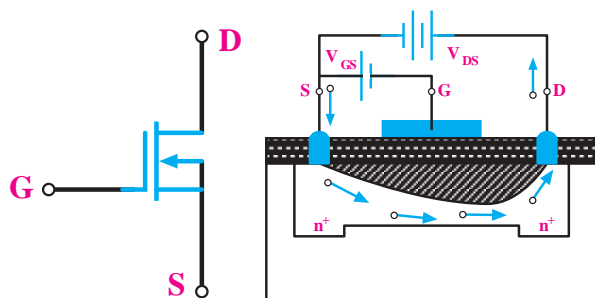
نامیده می شود. در اغلب MOSFET ها، کریستال پایه از داخل به سورس وصل است. در مواردی ممکن است اتصال چهارمی از قطعه بیرون آورده شود که لازم است این اتصال به سورس وصل شود.

چنان چه مطابق شکل ۲۹-۴ به درین نسبت به سورس ولتاژ مثبتی وصل کنیم، با افزایش V_{DS} مقدار جریان درین (I_D) افزایش می یابد.



شکل ۲۹-۴ اتصال V_{DS} ، I_D را در کانال برقرار می کند

این افزایش ادامه پیدا می کند تا به مقدار ثابتی برسد. از آن پس افزایش ولتاژ V_{DS} در جریان I_D اثر محسوسی ندارد. هرگاه مطابق شکل ۳۰-۴ الف ولتاژ معکوسی بین گیت و سورس وصل کنیم، این ولتاژ موجب ایجاد یک ناحیه تهی از بار در داخل کانال می شود و جریان درین (I_D) کاهش می یابد. به این ترتیب با تغییر ولتاژ V_{GS} می توان I_D را کنترل کرد. نماد MOSFET با کانال N تهی شونده مانند شکل ۳۰-۴ ب است.



الف) گسترش بیش تر ناحیه تهی شده از الکترون

شکل ۳۰-۴ ساختمان داخلی و نماد MOSFET با کانال

تهی شونده N

۴-۲-۲ تجهیزات، ابزار، قطعات و مواد مورد نیاز:

ردیف	نام و مشخصات	تعداد/مقدار
۱	منبع تغذیه ۱A و ۰-۳۰V در صورتی که منبع تغذیه دوپل نداشته‌اید، از دو منبع استفاده کنید.	یک دستگاه
۲	مولتی متر دیجیتالی	یک دستگاه
۳	مقاومت‌های ۱MΩ و ۱/۲kΩ، ۴۷۰Ω، (هر یک ۱/۴ W)	از هر کدام یک عدد
۴	برد برد آزمایشگاهی	یک قطعه
۵	ترانزیستور JFET (۲N۳۸۱۹)	یک عدد
۶	سیم رابط دو سر گیره سوسماری	شش رشته
۷	سیم رابط یک سر گیره سوسماری	شش رشته
۸	سیم رابط معمولی	چهار رشته

مجهز است، جریان خروجی را روی ۱۰۰ میلی آمپر محدود کنید.

■ مولتی متر را روی رنج میلی آمپر متر تنظیم کنید.

■ ولت متر را روی رنج ۲۰ ولت بگذارید.

■ منبع تغذیه ورودی گیت را روی صفر ولت قرار دهید

و منبع تغذیه درین را روی ۱۲ ولت تنظیم کنید.

■ در این حالت ولت متری که به دو سر مقاومت ۱MΩ

متصل است باید صفر ولت را نشان دهد.

■ مولتی متر را روی رنج میلی آمپر متر DC قرار دهید.

■ حوزة کار میلی آمپر متر DC را روی ۲۰ mA

بگذارید.

■ هنگامی که V_{GS} برابر با صفر است، مقدار جریان

درین I_D را اندازه بگیرید و در جدول ۴-۱ یادداشت کنید.

■ مولتی متر را روی رنج ولت متر DC قرار دهید و ولتاژ

V_{DS} را اندازه بگیرید و در جدول ۴-۱ یادداشت کنید.

جدول ۴-۱

V_{GS}	۰	۰/۵	۱/۵	۲	۲/۵
I_D					
V_{DS}					

■ ولتاژ تغذیه V_{GS} را روی ۰/۵ ولت تنظیم کنید و مقدار

V_{DS} و I_D را اندازه بگیرید و در جدول ۴-۱ یادداشت کنید.

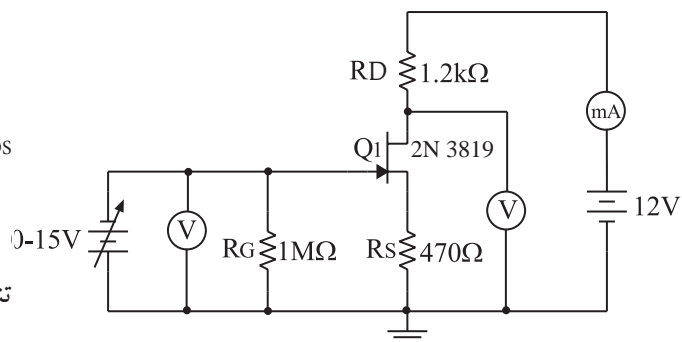
■ بر اساس جدول ۴-۱ بقیه ولتاژها را توسط منابع تغذیه تنظیم کنید.

■ مقادیر خواسته شده را بخوانید و جدول ۴-۱ را تکمیل

کنید.

۴-۲-۳ مراحل اجرای آزمایش:

■ مدار شکل ۴-۳۱ را روی برد برد ببندید.



شکل ۴-۳۱

■ منبع تغذیه یا منابع تغذیه را با احتیاط به برق اتصال

دهید و روشن کنید.

■ ولتاژهای خروجی را روی صفر ولت تنظیم کنید.

■ اگر منبع تغذیه به سیستم محدود کننده جریان خروجی

۴-۳ آزمایش شماره ۲

تقویت کننده سورس مشترک

زمان اجرا: ۳ ساعت آموزشی

۴-۳-۱ هدف آزمایش: بررسی نحوه تقویت کننده

در یک تقویت کننده سورس مشترک با استفاده از ترانزیستور اثرمیدان.

۴-۳-۲ تجهیزات، ابزار، قطعات و مواد مورد نیاز:

ردیف	نام و مشخصات	تعداد/ مقدار
۱	اسیلوسکوپ دو کاناله	یک دستگاه
۲	سیگنال ژنراتور صوتی	یک دستگاه
۳	منبع تغذیه ۱A و ۰-۳۰V	یک دستگاه
۴	برد برد	یک قطعه
۵	مقاومت های $1M\Omega$ و $12k\Omega$ ، 470Ω (هریک $\frac{1}{4}W$)	از هر کدام یک عدد
۶	خازن $10\mu F$	یک عدد
۷	ترانزیستور JFET (2N3819)	یک عدد
۸	سیم رابط دوسرگیره سوسماری	شش رشته
۹	سیم رابط یک سرگیره سوسماری	شش رشته
۱۰	سیم رابط معمولی	به مقدار کافی

۴-۳-۳ مراحل اجرای آزمایش:

■ مدار شکل ۴-۳۲ را روی برد آزمایشگاهی

ببندید.

با توجه به جدول ۴-۱ تغییرات

ولتاژ V_{GS} در یک مدار باعث تغییر جریان (I_D) در مدار دیگر می شود.

همچنین تغییرات ولتاژ V_{GS} باعث تغییرات ولتاژ V_{DS} می شود.



با توجه به جدول ۴-۱ به سوال های زیر پاسخ دهید:

سوال ۱: به ازای تغییرات ۰/۵ ولت ولتاژ در ورودی

V_{GS} ولتاژ V_{DS} چند ولت تغییر کرده است؟ اعداد را از داخل جدول انتخاب و در زیر یادداشت کنید.

سوال ۲: با توجه به جدول ۴-۱ به طور خلاصه عملکرد

ترانزیستور JFET را شرح دهید.

۴-۲-۴ نتایج آزمایش

آن چه را در این آزمایش فرا گرفته اید به اختصار شرح

دهید.

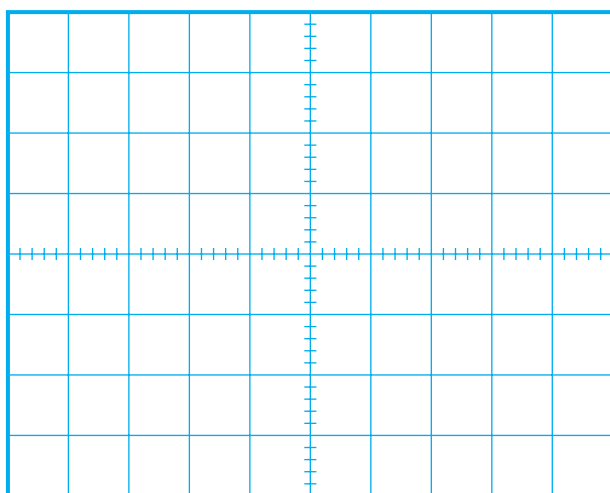
■ کلید MODE اسیلوسکوپ را در حالت CH1 قرار دهید.

■ سیگنال ژنراتور را روشن کنید. فرکانس آن را روی 1 KHZ بگذارید و دامنه ولتاژ خروجی آن را روی 0.1 ولت تنظیم کنید.

■ منبع تغذیه را روشن کنید و ولتاژ خروجی آن را روی 12 ولت قرار دهید.

■ کلید AC-GND-DC کانال CH1 را در حالت AC قرار دهید.

■ شکل موج ورودی مشاهده شده توسط کانال CH1 را در شکل ۳۳-۴ با مقیاس مناسب رسم کنید و دامنه آن را دقیقاً اندازه بگیرید و در زیر نمودار شکل ۳۳-۴ با مقیاس مناسب یادداشت کنید.



شکل ۳۳-۴

(CH1)

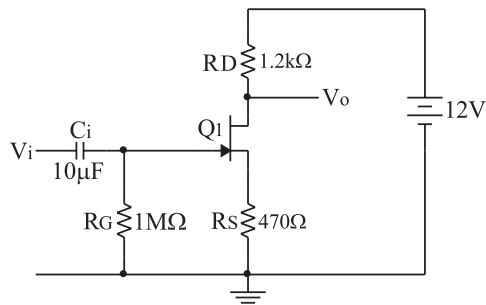
$$\text{Volts /Div} = 50 \text{ mV/Div}$$

$$V_{i_{\max}} = 50 \text{ mV} \times \text{تعداد خانه ها} = 50 \text{ mV} \times \dots = V$$

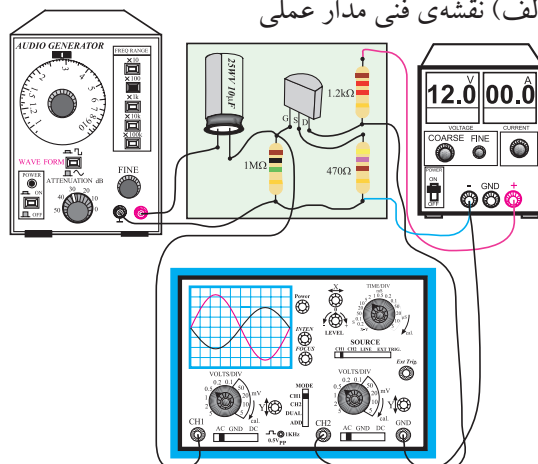
■ کلید MODE اسیلوسکوپ را در حالت CH2 قرار دهید.

■ کلید AC-GND-DC کانال CH2 را در حالت AC قرار دهید.

■ شکل موج خروجی مشاهده شده توسط کانال CH2 را در نمودار شکل ۳۴-۴ با مقیاس مناسب رسم کنید و دقیقاً



الف) نقشه‌ی فنی مدار عملی



ب) مدار عملی

شکل ۳۲-۴

■ منبع تغذیه را با احتیاط کامل به برق وصل کنید.
 ■ دامنه خروجی منبع تغذیه را روی صفر تنظیم کنید.
 ■ اسیلوسکوپ را روشن کنید و تنظیم‌های زیر را روی آن انجام دهید.

■ به کمک ولوم INTENT نور اشعه را به مقدار کافی تنظیم کنید.

■ به کمک ولوم FOCUS اشعه را تا حد ممکن نازک (باریک) کنید.

■ کلید سلکتور Time/Div را روی 0.2 ms قرار دهید.

■ ولوم Level را روی صفر بگذارید.

■ ولوم variable time را در حالت cal قرار دهید.

■ ولوم Volt variable هر دو کانال را در حالت صفر قرار دهید.

■ کلید AC-GND-DC هر دو کانال را در حالت

GND قرار دهید و برای هر دو کانال نقطه صفر در مرکز صفحه حساس تنظیم کنید.

■ کلید سلکتور Volts / DIV کانال CH1 و کانال

CH2 را روی 50 mV بگذارید.

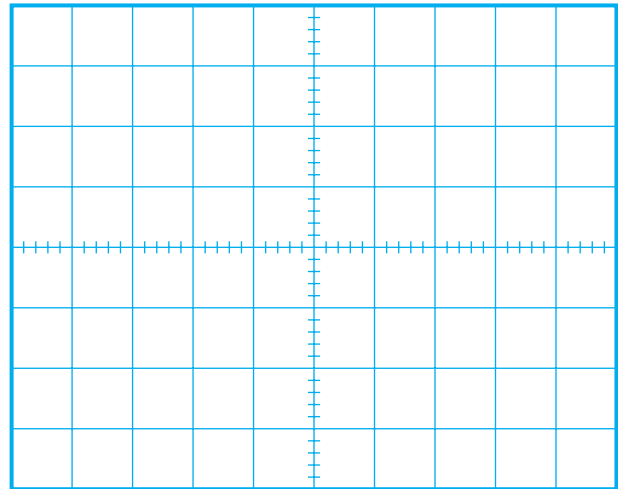
دامنه آن را اندازه بگیرید.

۴-۳-۴ نتایج آزمایش

آن چه را که در این آزمایش فرا گرفته اید به اختصار شرح دهید.



Blank lined area for writing the results of the experiment.



شکل ۴-۳۴

(CH۲)

$$\text{Volt / Div} = 0.5 \text{ V / Div}$$

$$V_{O_{\max}} = 5 \text{ mV} \times \text{تعداد خانه ها} = 5 \text{ mV} \times \dots = \text{V}$$

بهره ولتاژ را به کمک A_V به دست آورید.

$$A_V = \frac{V_{O_{\max}}}{V_{i_{\max}}} = \frac{V_{O_{\text{eff}}}}{V_{i_{\text{eff}}}} = \dots =$$

همان طور که از عدد به دست آمده برای A_V مشخص است، می توانید دامنه سیگنال را به کمک ترانزیستور اثر میدان تقویت کرد.

با تغییر مقاومت های مدار می توانید بهره ولتاژ را تغییر

دهید.



در یک مدار الکترونیکی، اگر ترانزیستور JFET سوخته باشد، هنگام تعویض حتماً باید همان شماره ترانزیستور جایگزین شود. ترانزیستورهای JFET معمولاً مشابه ندارند.

۴-۴ آزمایش شماره ۳

تقویت کننده درین مشترک

زمان اجرا: ۳ ساعت آموزشی

۴-۴-۱ هدف آزمایش: بررسی چگونگی عمل

تقویت در یک تقویت کننده درین مشترک.

۴-۴-۲ تجهیزات، ابزار، قطعات و مواد مورد نیاز:

ردیف	نام و مشخصات	تعداد / مقدار
۱	اسیلوسکوپ دو کاناله	یک دستگاه
۲	سیگنال ژنراتور صوتی	یک دستگاه
۳	منبع تغذیه ۱A و ۰-۳۰V	یک دستگاه
۴	مولتی متر دیجیتالی	یک دستگاه
۵	برد برد	یک قطعه
۶	ترانزیستور JFET (۲N۳۸۱۹)	یک عدد
۷	مقاومت های ۱kΩ و ۲۲۰kΩ، ۲/۲kΩ (هر یک ۱/۴ W)	از هر کدام یک عدد
۸	خازن ۱۰۰μF	دو عدد
۹	سیم رابط دو سر گیره سوسماری	چند رشته
۱۰	سیم رابط یک سر گیره سوسماری	چند رشته
۱۱	سیم رابط معمولی	چند رشته

منبع تغذیه DC را روی ۲۰ ولت بگذارید.

اسیلوسکوپ را مانند مرحله قبل تنظیم کنید.

قبل از اتصال سیگنال ژنراتور به مدار، مقادیر ولتاژ

DC مربوط به V_D ، V_G ، V_S و V_{GS} را اندازه بگیرید و یادداشت کنید.

$$V_D = \dots\dots\dots V_1$$

$$V_S = \dots\dots\dots V_1$$

$$V_G = \dots\dots\dots V_1$$

$$V_{GS} = \dots\dots\dots V_1$$

سیگنال ژنراتور را روی فرکانس ۱۰۰۰ هرتز و دامنه

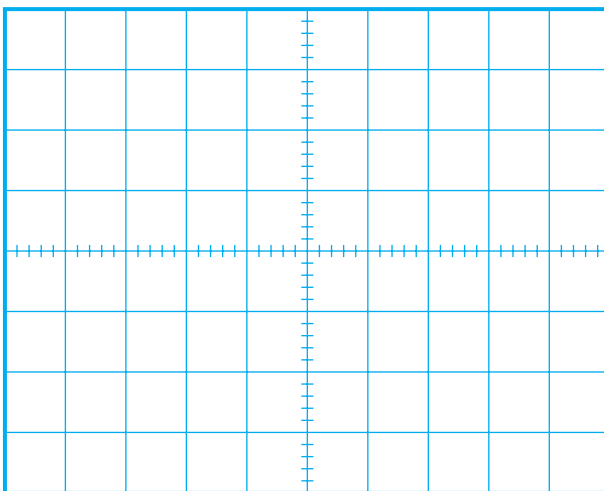
حداقل تنظیم کنید و به ورودی مدار اتصال دهید.

کانال CH۲ اسیلوسکوپ را به خروجی مدار متصل

کنید و دامنه ورودی را تا حدی افزایش دهید که موج خروجی بدون تغییر شکل باشد.

کانال CH۱ اسیلوسکوپ را به ورودی مدار وصل

کنید و شکل موج ورودی را با مقیاس مناسب در نمودار شکل ۴-۳۶ رسم کنید.



شکل ۴-۳۶

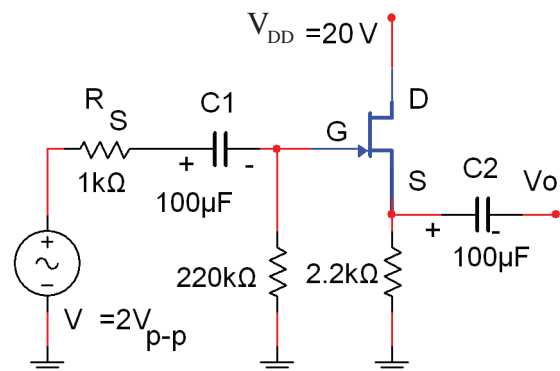
(CH۱)

Volt / Div = ۵۰ mV / Div

$V_{i_{max}} = ۵۰ \text{ mV} \times \text{تعداد خانه‌ها} = ۵۰ \text{ mV} \times \dots = V$

۴-۴-۳ مراحل اجرای آزمایش:

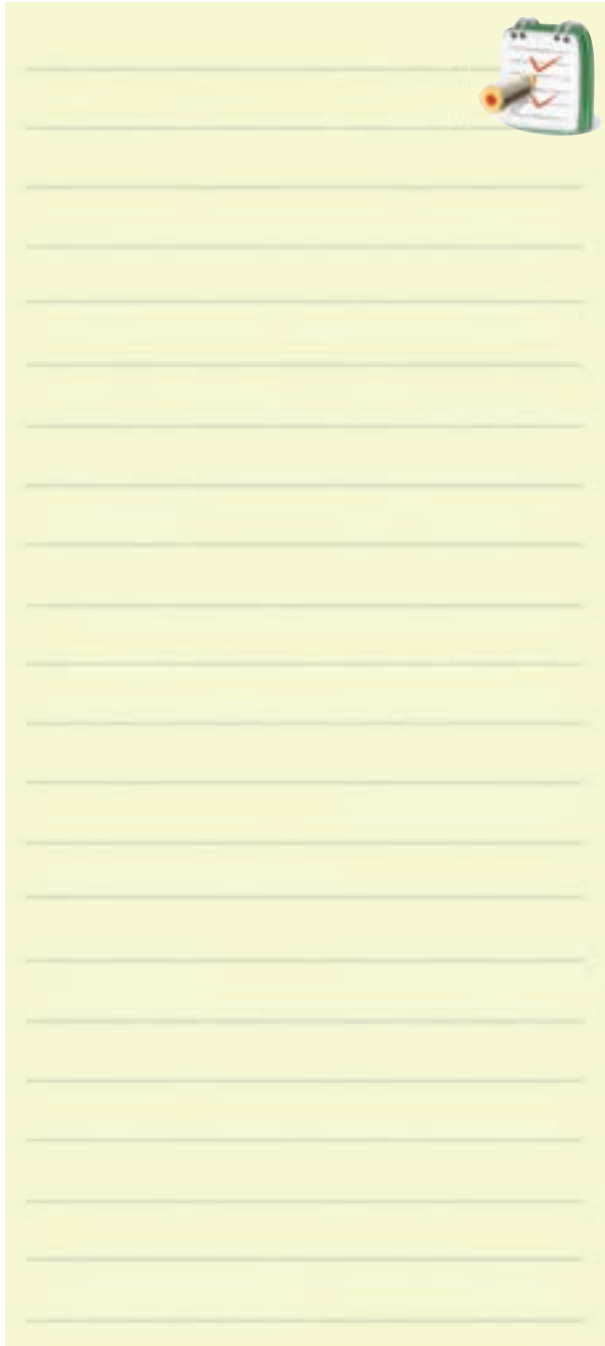
مدار شکل ۴-۳۵ را روی برد آزمایشگاهی ببندید.



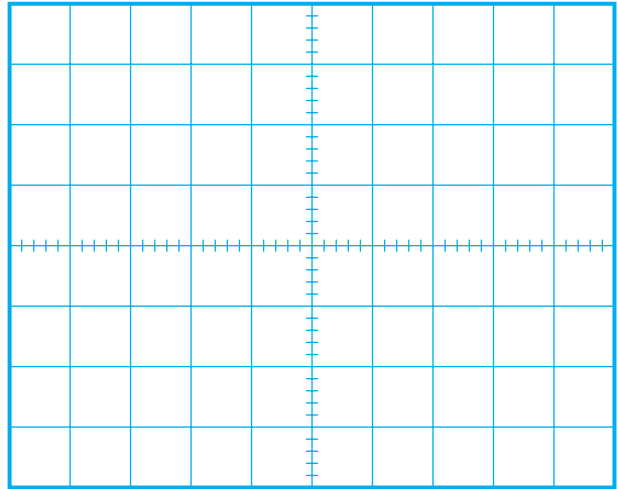
شکل ۴-۳۵ مدار تقویت کننده درین مشترک

۴-۴-۴ نتایج آزمایش

آن چه را که در این آزمایش فرا گرفته اید به اختصار شرح دهید.



با استفاده از کانال CH۲ اسیلوسکوپ، شکل موج خروجی را با مقیاس مناسب در نمودار شکل ۴-۳۷ رسم کنید.



شکل ۴-۳۷

(CH۲)

$$\text{Volt / Div} = 5 \text{ mV / Div}$$

$$V_{O_{\max}} = 5 \text{ mV} \times \text{تعداد خانه ها} = 5 \text{ mV} \times \dots = V$$

دامنه ولتاژ خروجی و ورودی را با توجه به نمودارهای شکل ۴-۳۶ و شکل ۴-۳۷ به دست آورید و یادداشت کنید.

$$V_{i_{\max}} = \text{ولت}$$

$$V_{O_{\max}} = \text{ولت}$$

با توجه به رابطه: $A_V = \frac{V_O}{V_i}$ بهره ولتاژ مدار را محاسبه کنید.

$$A_V = \dots\dots\dots$$

آزمون پایانی فصل (۴)



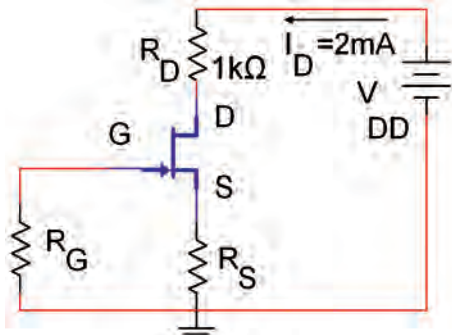
الف) بایاس ثابت (با دو منبع مستقل)

ب) بایاس سرخود

ج) بایاس تقسیم کننده ولتاژ مقاومتی

۵- در شکل ۴-۴۰ اگر $I_D = 2\text{mA}$ و $R_S = 1\text{k}\Omega$

باشد، ولتاژ V_{GS} را محاسبه کنید.



شکل ۴-۴۰

۱- در ترانزیستورهای با اثر میدان، عامل کنترل جریان

خروجی، ولتاژ ورودی است.
 غلط صحیح

۲- علامت قراردادی شکل ۴-۳۸ مربوط به کدام

ترانزیستور است؟



شکل ۴-۳۸

الف) JFET با کانال P

ب) JFET با کانال N

ج) MOSFET با کانال P

د) MOSFET با کانال N

۳- کدام گزینه، مزایای ترانزیستور JFET نسبت به

ترانزیستور BJT را بیان می کند؟

الف) ساختمان FET ساده تر است.

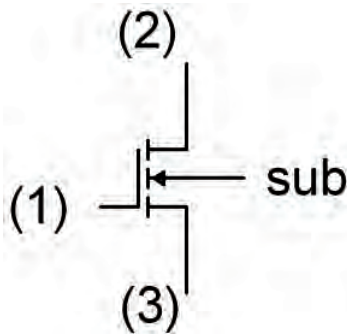
ب) میزان نویزپذیری FET خیلی کم تر است.

ج) وابستگی به حرارت FET خیلی کم تر است.

د) هر سه مورد

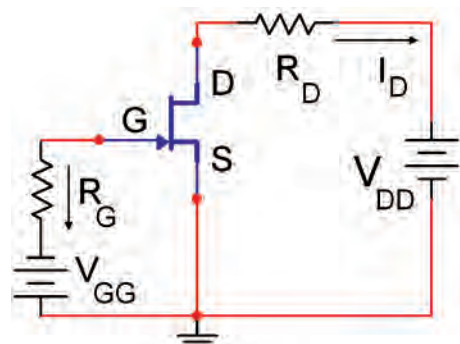
۶- در ترانزیستور MOSFET شکل ۴-۴۱ نام پایه ی

(۱) (۲) (۳) است.



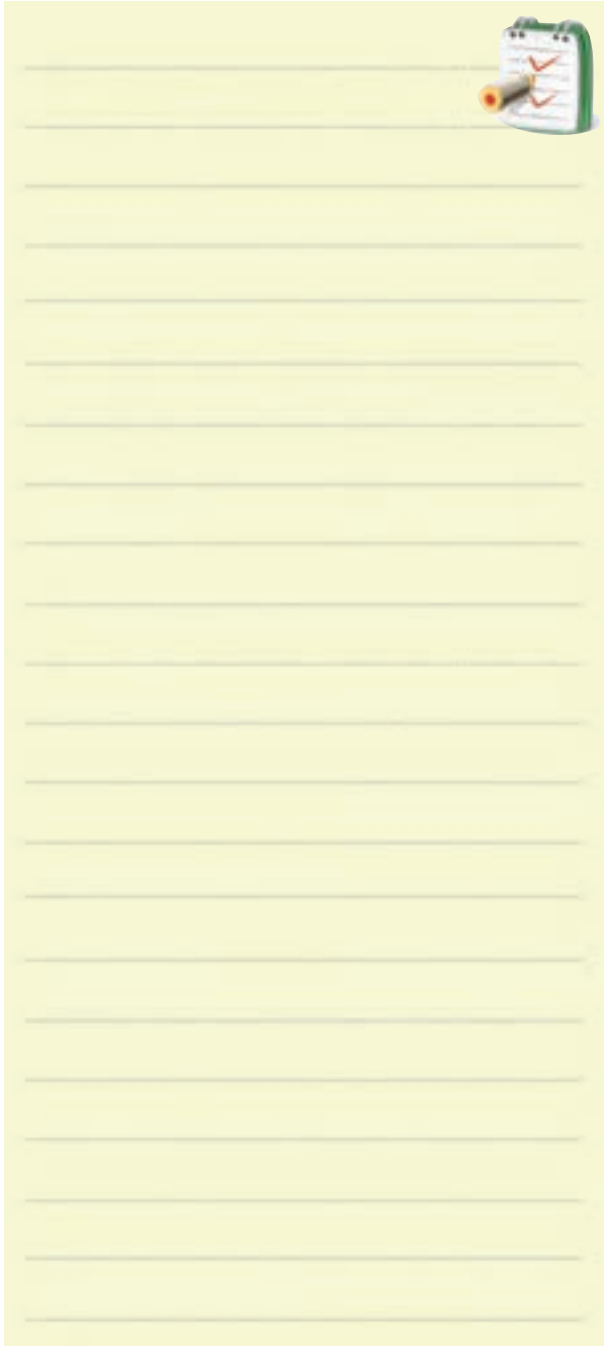
شکل ۴-۴۱

۴- نوع بایاس JFET شکل ۴-۳۹ کدام است؟



شکل ۴-۳۹

۱۰- عملکرد یک تقویت کننده سورس مشترک را با رسم شکل شرح دهید.



۷- طرز کار یک ترانزیستور MOSFET با کانال تهی شونده (تخلیه ای) نوع N را شرح دهید.



۸- کار برد MOSFET ها را در الکترونیک نام ببرید.



۹- نحوه حفاظت گیت در MOSFET را شرح دهید.

