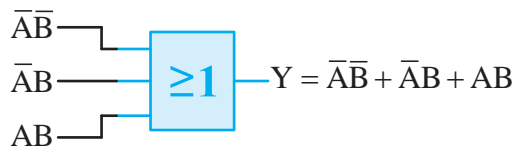


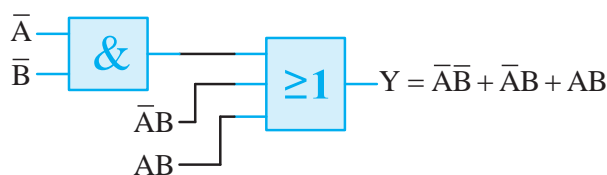
$$Y = \bar{A}\bar{B} + \bar{A}B + AB \quad (1)$$

باید یک AND دو پایه در نظر بگیریم (شکل ۴-۷۷-ب). سپس با رسم آن‌ها ورودی‌های آن‌ها را مطابق شکل زیر رسم نماییم.

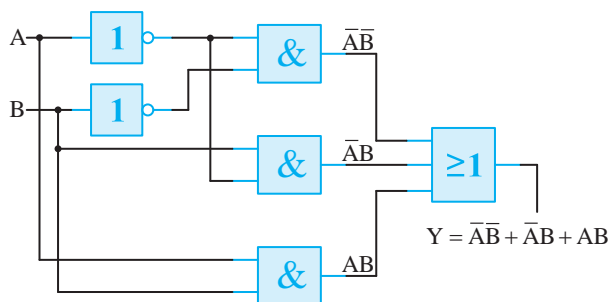
شکل ۴-۷۷-ج نیز مدار نهایی را نشان می‌دهد.



شکل ۴-۷۷-الف



شکل ۴-۷۷-ب



شکل ۴-۷۷-ج

حالت کلید A		حالت کلید B		حالت دیود	
0	\bar{A}	0	\bar{B}	1	$Y = \bar{A}\bar{B}$
0	\bar{A}	1	B	1	$Y = \bar{A}B$
1	A	0	\bar{B}	0	
1	A	1	B	1	$Y = AB$

مفهوم رابطه (۱) این است که زمانی خروجی منطق یک می‌گیرد ($Y=1$) می‌شود که یکی از حالات $\bar{A}\bar{B}=1$ یا $\bar{A}B=1$ یا $AB=1$ شود. در غیر این صورت $Y=0$ شده و در نتیجه دیود نور دهنده خاموش می‌شود.

لازم به ذکر است که هیچ گاه هر سه جمله به‌طور هم‌زمان نمی‌توانند یک شوند، بلکه در هر لحظه فقط یکی از آن‌ها می‌تواند یک شود.

برای پاسخ به سوال فوق کافی است به حالاتی که خروجی منطق یک می‌گیرد توجه نماییم. خواهیم دید خروجی مدار وقتی منطق یک می‌گیرد که فقط یکی از حالات $\bar{A}\bar{B}=1$ یا $\bar{A}B=1$ یا $AB=1$ اتفاق بیافتد. پس باید همه آن‌ها را با هم OR کنیم؛ یعنی $Y = \bar{A}\bar{B} + \bar{A}B + AB$

برای ساخت مدار رابطه (۱) به‌صورت واقعی باید براساس رابطه به‌دست آمده تعداد AND و OR لازم را محاسبه کنیم.

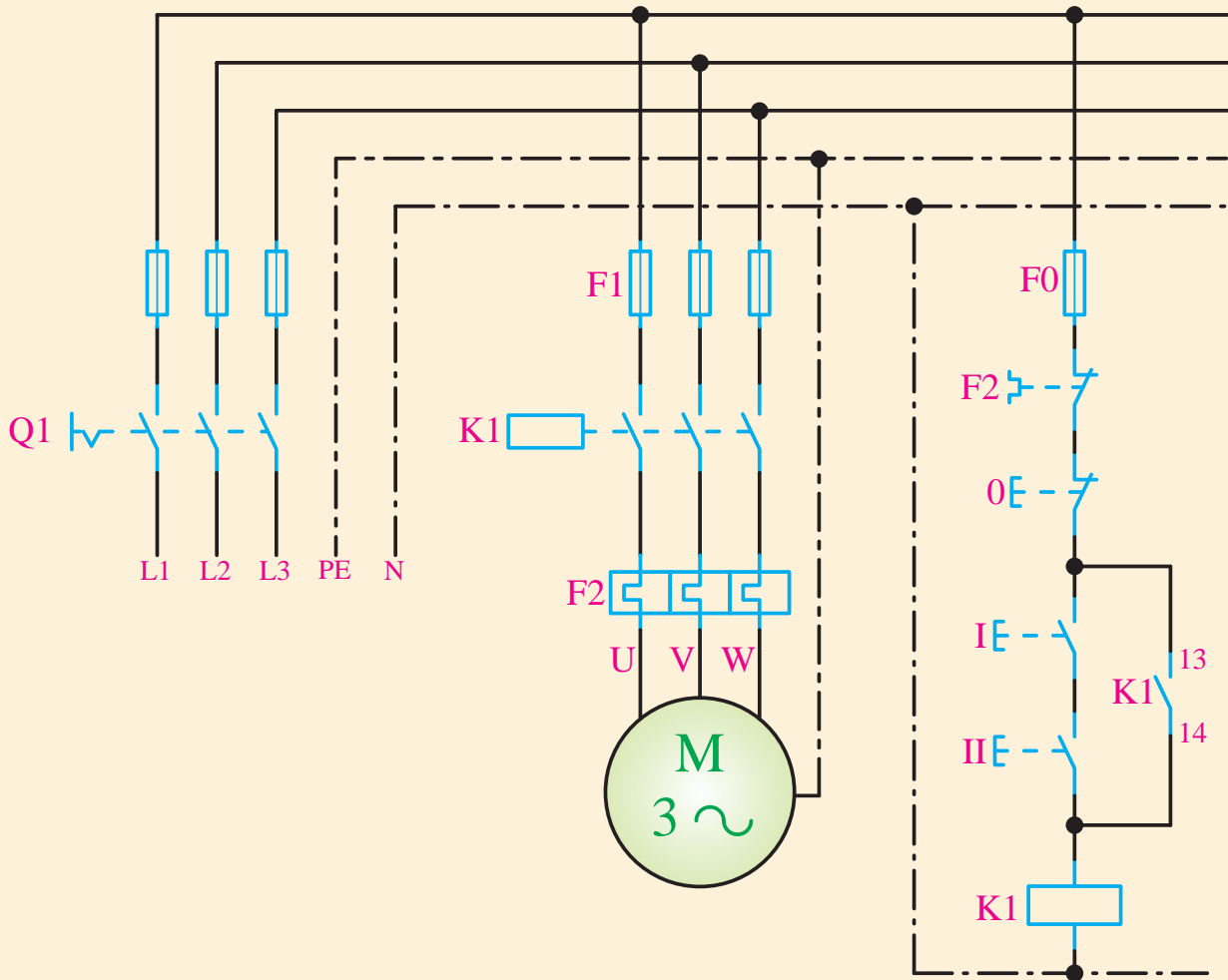
همان‌طور که از رابطه (۱) مشخص است سه جمله با هم جمع شده است. پس نیاز به یک OR سه ورودی شکل ۴-۷۷-الف داریم. همچنین این رابطه از سه جمله مجزا تشکیل شده که هر جمله حاصل ضرب دو پارامتر A و B می‌باشد. پس برای هر جمله حاصل ضرب نیز

شده‌اند از گیت AND و برای قسمت‌هایی که موازی شده‌اند از گیت OR استفاده می‌کنیم.

مثال: مدار فرمان پرس ضربه‌ای شکل ۴-۷۸ را رسم نموده سپس مدار منطقی آنرا از روی آن به دست می‌آوریم.

طراحی مدار منطقی بر اساس مدارهای فرمان

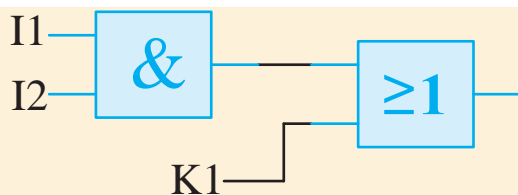
برای طراحی مدار منطقی، ابتدا مدار فرمان مربوط را رسم می‌نماییم، آنگاه برای آن قسمتی از مدار که عناصر آن مانند شستی‌ها، کنتاکت‌ها و... با هم سری



شکل ۴-۷۸ - مدار فرمان پرس ضربه‌ای

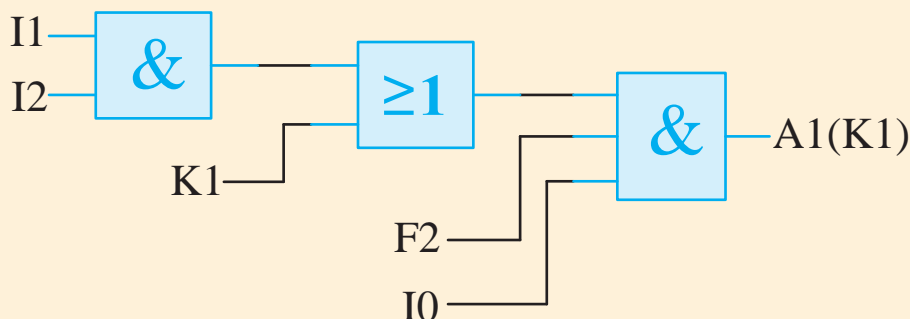
منطقی این قسمت با فرض استارت اول I1 و استارت دوم I2 با یک گیت AND دو ورودی به شکل زیر است.

با توجه به مدار فرمان فوق می‌توانیم مدار منطقی آنرا رسم نماییم. همان‌طور که در شکل نیز مشخص است دو شستی استارت با هم سری شده‌اند پس مدار



شکل ۴-۸۰

در مرحله بعد باید استپ I0 و رله حرارتی F2 که سری شده‌اند را به مدار اضافه کنیم. یعنی از یک گیت AND با سه پایه ورودی به شکل زیر استفاده نماییم.



شکل ۴-۸۱- مدار منطقی پرس ضربه‌ای



شکل ۴-۷۹

با توجه به شکل می‌بینیم که دو شستی استارت I1 و I2 پس از سری شدن با کنتاکت باز K1 نیز موازی شده‌اند. پس باید حاصل گیت AND اول را با K1 موازی کنیم یعنی از یک گیت OR استفاده نماییم.

است. عناصر ذخیره‌سازی در مدارهای ترتیبی ساعت‌دار را فلیپ‌فلاپ گویند.

فلیپ‌فلاپ یک وسیله ذخیره‌سازی منطقی بوده و قادر است یک بیت از اطلاعات را در خود ذخیره نماید. یک مدار ترتیبی ممکن است در صورت لزوم تعداد قابل توجهی از این فلیپ‌فلاپ‌ها را به کار ببرد.

فلیپ‌فلاپ‌ها انواع مختلفی دارند که عبارتند از :

۱- فلیپ‌فلاپ RS

۲- فلیپ‌فلاپ JK

۳- فلیپ‌فلاپ D

۴- فلیپ‌فلاپ T

که هر یک ویژگی خاصی دارند و مهمترین آنها فلیپ‌فلاپ RS است که به شرح آن می‌پردازیم.

۴-۱۱-۱ فلیپ‌فلاپ RS

RS مداری با دو گیت NAND یا NOR است (شکل

۴-۱۱ آشنایی با فلیپ‌فلاپ‌ها

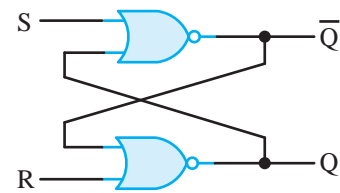
به منظور آشنایی با فلیپ‌فلاپ‌ها لازم است با عملکرد مدارهای منطقی ترتیبی نیز آشنا شویم. در این مدارها خروجی علاوه بر این که به ورودی‌های مدار بستگی دارد به خروجی‌های قبلی مدار و در نتیجه به ورودی‌های قبلی نیز بستگی دارد. پس می‌توان گفت مدار ترتیبی حافظه‌دار است.



شکل ۴-۸۲- یک نمونه مدار ترکیبی حافظه‌دار

یکی از نکات مهم در مدارهای ترتیبی بحث ذخیره‌سازی اطلاعات در هنگام اجرای گیت‌های مدار

۴-۸۳) که به طور متقاطع به هم وصل شده‌اند. این مدار دو ورودی دارد که با S به معنی نشانیدن (Set) و R برای بازنشانی (Reset) نام‌گذاری شده‌اند. (شکل زیر SR ساخته شده با دو گیت NOR را نشان می‌دهد.)



شکل ۴-۸۳ - RS با گیت NOR

فلیپ‌فلاپ دارای دو حالت مفید است. وقتی خروجی $Q=1$ و $\bar{Q}=0$ باشند، گوییم فلیپ‌فلاپ حالت Set (منطق ۱) است. اگر $Q=0$ و $\bar{Q}=1$ باشد، گوییم در حالت Reset (منطق ۰) است.

خروجی‌های Q و \bar{Q} متمم یک‌دیگرند. با این وجود وقتی هر دو ورودی ۱ شوند، حالت تعریف نشده برای دو خروجی رخ می‌دهد.

S	R	Q	\bar{Q}
1	0	1	0
0	0	1	0
0	1	0	1
0	0	0	1
1	1	0	0

تحت شرایط معمولی، هر دو ورودی در منطق صفر نگه‌داری می‌شوند، مگر این‌که بخواهیم حالت فلیپ‌فلاپ را عوض کنیم. اعمال یک لحظه ۱ به ورودی S باعث می‌شود که فلیپ‌فلاپ به حالت ۱ برود. قبل از این‌که حالت تعریف نشده‌ای رخ دهد، ورودی S باید به صفر بازگردد.

طبق جدول تابع، دو حالت از ورودی موجب می‌شود تا مدار در حالت ۱ قرار گیرد. اولین حالت ($R=0$) و ($S=1$) نقشی است که طی آن ورودی S، مدار را به حالت ۱ می‌برد که حذف ورودی فعال از S، مدار را در همان حالت باقی می‌گذارد.

پس از بازگشت هر دو ورودی به صفر، امکان رفتن به حالت صفر میسر خواهد شد؛ به این ترتیب که برای یک لحظه مقدار ۱ به R اعمال می‌گردد. سپس می‌توان ۱ را از R حذف کرد و در این حالت مدار در حالت صفر باقی خواهد ماند.

اگر وضعیت خروجی‌های فلیپ‌فلاپ را قبل از تغییر حالت با $Q(t-1)$ و $\bar{Q}(t-1)$ و وضعیت خروجی‌های آن‌را بعد از تغییر حالت با $Q(t)$ و $\bar{Q}(t)$ نشان دهیم، نتایج فوق را می‌توانیم به صورت جدول زیر خلاصه کنیم.

وضعیت ورودی‌ها		وضعیت قبلی فلیپ‌فلاپ		وضعیت فعلی فلیپ‌فلاپ		توضیحات
S	R	$Q(t-1)$	$\bar{Q}(t-1)$	$Q(t)$	$\bar{Q}(t)$	
0	0	0	1	0	1	فلیپ‌فلاپ وضعیت قبلی خود را حفظ می‌کند. (حالت ذخیره)
0	0	1	0	1	0	
0	1	0	1	0	1	فلیپ‌فلاپ بدون توجه به حالت قبلی Reset می‌شود.
0	1	1	0	0	1	
1	0	0	1	1	0	فلیپ‌فلاپ بدون توجه به حالت قبل Set می‌شود.
1	0	1	0	1	0	
1	1	0	1	0	0	فلیپ‌فلاپ وارد حالت غیرمجاز می‌شود.
1	1	1	0	0	0	

این فلیپ‌فلاپ تنها دارای دو ورودی D (داده) و C (کنترل) می‌باشد. ورودی D به‌طور مستقیم به ورودی S و متمم آن به ورودی R وصل می‌شود. تا زمانی که ورودی کنترل در صفر قرار دارد، SR متقاطع دارای ۱ در هر دو ورودی بوده و مدار نمی‌تواند تغییر حالت دهد. در واقع مقدار D هم نقشی ندارد.

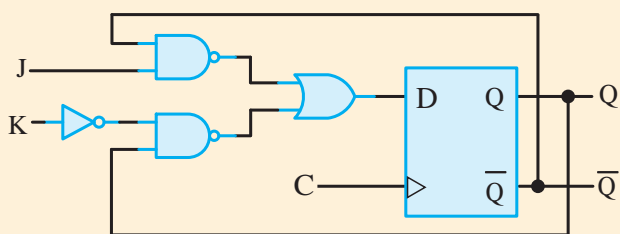
وقتی $C=1$ باشد آنگاه ورودی D نمونه برداری می‌شود. اگر $D=1$ باشد خروجی Q به حالت ۱ می‌رود. به این ترتیب مدار در حالت Set است. اگر $D=0$ آنگاه خروجی Q به صفر رفته و مدار را به حالت Reset می‌برد.

جدول عملکرد فلیپ‌فلاپ D

C	D	Q(t)
0	X	بدون تغییر
1	0	Reset
1	1	set

۴-۱۱-۳ فلیپ‌فلاپ JK

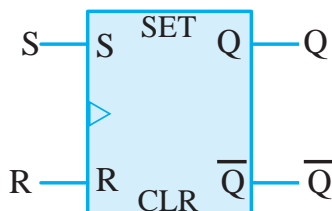
به غیر از فلیپ‌فلاپ نوع D، فلیپ‌فلاپ‌های دیگری نیز وجود دارند. اقتصادی‌ترین و بهترین فلیپ‌فلاپ قابل ساخت، نوع D حساس به لبه می‌باشد که به تعداد کمی گیت نیاز دارد. دیگر فلیپ‌فلاپ‌ها را می‌توان با فلیپ‌فلاپ D و مقداری مدار بیرونی به وجود آورد. (شکل ۴-۸۷)



شکل ۴-۸۷ فلیپ‌فلاپ JK

به فلیپ‌فلاپ SR قفل SR نیز می‌گویند. چرا که اگر فلیپ‌فلاپ Set شود تا زمانی که آن را Reset نکنیم در وضعیت وصل باقی می‌ماند.

این خصوصیت مهم باعث ساده‌تر شدن طراحی مدارهای منطقی و حذف نگه‌دارنده‌ها می‌شود.



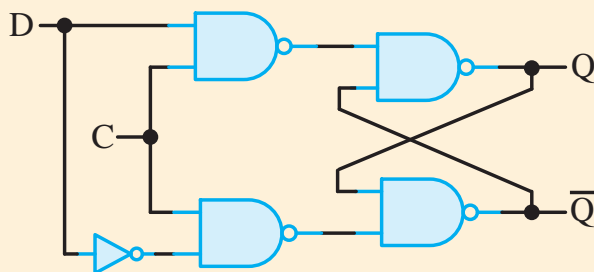
شکل ۴-۸۴- نماد بلوکی فلیپ‌فلاپ SR

مطالعه آزاد

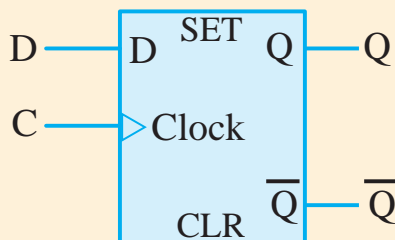
مطالعه
آزاد

۴-۱۱-۲ فلیپ‌فلاپ نوع D

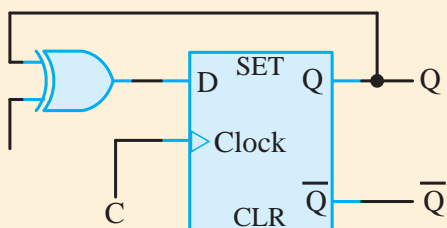
یکی از راه‌های حذف حالت تعریف نشده یا غیرمجاز SR این است که مطمئن شویم S و R هرگز به‌طور هم‌زمان به ۱ نمی‌روند. برای این کار از فلیپ‌فلاپ D مطابق شکل استفاده می‌کنیم.



شکل ۴-۸۵ مدار فلیپ‌فلاپ D



شکل ۴-۸۶- سمبل گرافیکی فلیپ‌فلاپ D



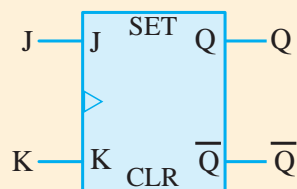
شکل ۴-۹۰ - سمبل گرافیکی فلیپ فلاپ T با استفاده از فلیپ فلاپ D

عبارت ورودی D در این حالت برابر است با:

$$D = T\bar{Q} + \bar{T}Q$$

وقتی $T=0$ است آنگاه $D=Q$ می باشد و بنابراین تغییری در خروجی رخ نمی دهد. وقتی $T=1$ باشد آنگاه $D=\bar{Q}$ بوده و خروجی متمم می گردد.

K	Q(t)
0	$Q(t-1)$
1	$\bar{Q}(t-1)$



شکل ۴-۸۸ - سمبل گرافیکی فلیپ فلاپ JK

با یک فلیپ فلاپ سه عمل را می توان انجام داد:

۱- نشانیدن (Set کردن) در ۱

۲- بازنشانی (Reset کردن) در صفر

۳- متمم شدن خروجی

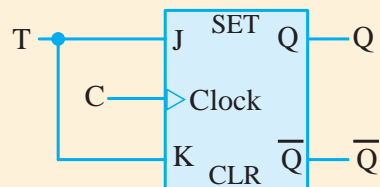
JK هر سه کار را انجام می دهد.

همان طور که در شکل ۴-۸۷ می بینید فلیپ فلاپ JK از یک فلیپ فلاپ D یا SR و چند گیت دیگر ساخته می شود.

J	K	Q(t)
0	0	$Q(t-1)$
0	1	Reset
1	0	set
1	1	$\bar{Q}(t-1)$

۴-۱۱-۴ فلیپ فلاپ T

فلیپ فلاپ T یک فلیپ فلاپ متمم ساز است و می توان آن را با گره زدن دو ورودی J و K ایجاد کرد. (شکل ۴-۸۹). هم چنین می توان آن را با یک فلیپ فلاپ D و یک گیت XOR نیز ساخت (شکل ۴-۹۰).



شکل ۴-۸۹ - سمبل گرافیکی فلیپ فلاپ T با استفاده از فلیپ فلاپ JK

آزمون پایانی



۱- ویژگی‌های دستگاه‌های دیجیتال کدام‌اند؟

- الف) سرعت، دقت و حجم کم ب) دقت، سرعت و حجم کم، تنوع و سادگی انتقال اطلاعات
ج) سرعت، دقت و حجم زیاد د) دقت و سرعت زیاد، حجم کم، تنوع و سادگی انتقال اطلاعات

۲- در سیستم آنالوگ سیگنال به صورت می‌باشد.

- الف) پیوسته ب) گسسته
ج) شکسته د) گسسته بین دو مقدار

۳- دروازه‌های منطقی، عملگرهایی با ورودی و خروجی هستند.

- الف) چند - چند ب) چند - یک
ج) یک یا چند - یک د) یک - یک

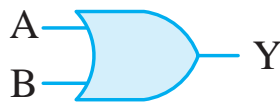
۴- دروازه AND در چه صورتی خروجی یک دارد؟

- الف) یکی از ورودی‌ها یک باشد. ب) تمام ورودی‌ها یک باشد.
ج) یکی از ورودی‌ها صفر باشد. د) تمام ورودی‌ها صفر باشد.

۵- دروازه AND مانند کلیدهای عمل می‌کنند؟

- الف) موازی ب) سری
ج) سری موازی د) سری یا موازی

۶- علامت اختصاری زیر مطابق کدام استاندارد بوده و کدام گیت منطقی را نشان می‌دهد؟



(الف) آمریکایی، AND

(ب) آمریکایی، OR

(ج) اروپایی، AND

(د) اروپایی، OR

۷- علامت اختصاری زیر مطابق کدام استاندارد بوده و کدام گیت منطقی را نشان می‌دهد؟



(الف) آمریکایی، NAND

(ب) آمریکایی، NOR

(ج) اروپایی، NAND

(د) اروپایی، NOR

۸- کدام گزینه غلط است؟

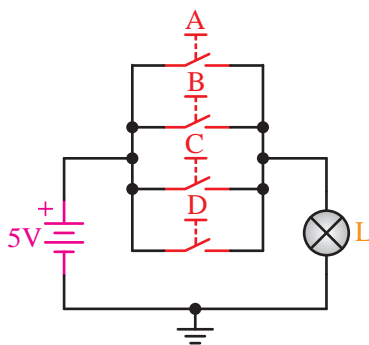
(الف) $A \cdot A = 0$

(ب) $A + A = 0$

(ج) $A \cdot 1 = A$

(د) $A + 1 = 1$

۹- گیت منطقی معادل مدار مقابل کدام است؟



(الف) NOR

(ب) OR

(ج) AND

(د) NAND

۱۰- برای ذخیره کردن اطلاعات از استفاده می‌شود.

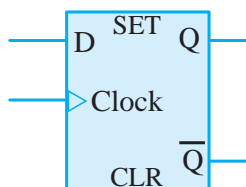
(الف) OR

(ب) AND

(ج) فلیپ‌فلاپ

(د) XOR

۱۱- شکل زیر نماد است.



(الف) فلیپ‌فلاپ T

(ب) فلیپ‌فلاپ D

(ج) فلیپ‌فلاپ JK

(د) مدار منطقی ساده